

처음 만나는

디지털 논리회로

# Chapter 07 조합논리회로

기출문제 풀이



한빛아카데미  
Hanbit Academy, Inc.

## 1. 조합논리회로에 대한 설명으로 옳은 것은?

- ㉠ 입력신호, 논리게이트, 출력신호로 이루어졌다.
- ㉡ 입력신호, 논리게이트, 메모리, 출력신호로 이루어졌다.
- ㉢ 입력신호, 논리게이트, 메모리, 출력신호, 이전상태로 이루어졌다.
- ㉣ 입력신호, 논리게이트, 메모리, 출력신호, 이전신호, 상태 출력으로 이루어졌다.

조합논리회로는 논리곱(AND), 논리합(OR), 논리부정(NOT)의 세 가지 기본 논리회로의 조합으로 만들어지며, 입력신호, 논리게이트 및 출력신호로 구성된다.

## 2. 다음 설명 중 조합논리회로의 특징으로 옳지 않은 것은?

- ㉠ 입출력을 갖는 게이트의 집합으로 출력 값은 0과 1의 입력 값에 의해서만 결정되는 회로
- ㉡ 기억 회로를 갖고 있음
- ㉢ 반가산기, 전가산기, 디코더 등이 있음
- ㉣ 출력 함수는  $n$ 개의 입력 변수의 항으로 표시

순서논리회로는 조합논리회로와 기억회로(플립플롭)로 구성된다.

㉠ 순서논리회로

#### ④ 조합논리회로

## ㉔ 메모리논리회로

㉠ 단순논리회로

조합논리회로는 출력 신호가 입력 신호에 의해서만 결정되는 논리회로이다.

#### 4. 다음 중 조합논리회로는?

㉠ 멀티플렉서

㉡ 레지스터

㉢ 카운터

㉣ RAM

레지스터, 카운터, SRAM은 순서논리회로의 일종이다.

#### 5. 컴퓨터의 기본 논리회로는 조합논리회로와 순서논리회로로 구분된다. 이 중 조합논리회로에 해당되는 것은?

㉠ RAM

㉡ 2진 다운카운터

㉢ 반가산기

㉣ 2진 업카운터

카운터, SRAM은 순서논리회로의 일종이다.

## 6. 조합논리회로가 아닌 것은?

㉠ 디코더

㉡ 멀티플렉서

㉢ 가산기

㉣ 카운터

카운터(계수기)는 순서논리회로의 일종이다.

## 7. 다음 중 조합논리회로가 아닌 것은?

㉠ 반가산기

㉡ 디코더

㉢ 멀티플렉서

㉣ 플립플롭

플립플롭은 순서논리회로의 일종이다.

## 8. 다음 중 조합논리회로로만 나열한 것은?

- ㉠ adder, flip-flop
- ㉡ multiplexer, encoder
- ㉢ decoder, counter
- ㉣ ring counter, subtracter

Flip-flop, counter는 순서논리회로의 일종이다.

## 9. 마이크로프로세서 내에서 산술 연산의 기본 연산은?

- ㉠ 덧셈
- ㉡ 뺄셈
- ㉢ 곱셈
- ㉣ 나눗셈

마이크로프로세서 내에서 덧셈은 산술연산의 기본이 된다.

## 10. 하나의 XOR 회로와 AND 회로를 조합한 회로는?

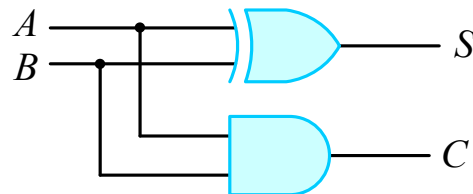
- ㉠ 반가산기      ㉡ 전가산기      ㉢ 래치      ㉣ 플립플롭

## 11. 다음 중 반가산기 논리회로의 구성이 옳은 것은?

- ㉠ AND 게이트와 OR 게이트      ㉡ AND 게이트와 XOR 게이트  
㉢ OR 게이트와 XOR 게이트      ㉣ OR 게이트와 NOR 게이트

## 12. 다음 논리회로는?

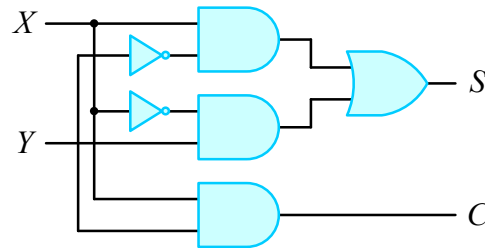
- ㉠ 일치회로  
㉡ 2진 비교기  
㉢ 반가산기  
㉣ 전가산기



반가산기는 XOR 게이트 1개와 AND 게이트 1개로 구성된다.

### 13. 다음 그림의 연산회로 이름은?

- ㉠ full-adder
- ㉡ half-adder
- ㉢ full-subtractor
- ㉣ half-subtractor



제시된 논리회로를 분석하면 입력이  $X$ ,  $Y$ 이고 출력이  $S$ (sum),  $C$ (carry)인 반가산기임을 알 수 있다.

$$S = X\bar{Y} + \bar{X}Y = X \oplus Y$$

$$C = XY$$



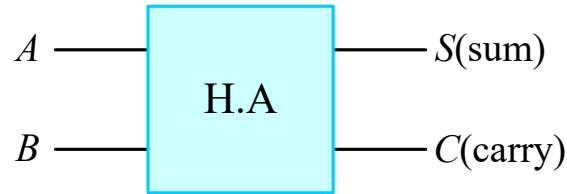
14. 다음 그림은 반가산기의 기호이다. 입력  $A=1, B=1$ 인 경우 출력  $S, C$  값은?

㉠  $S=0, C=0$

㉡  $S=0, C=1$

㉢  $S=1, C=0$

㉣  $S=1, C=1$

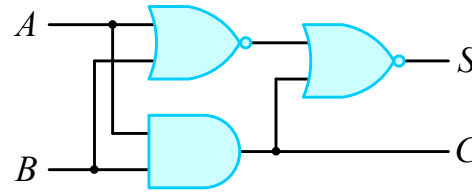


$$A + B = 1 + 1 = \boxed{1} \boxed{0}$$

$\swarrow$                        $\nwarrow$   
 $C$                        $S$

## 15. 다음과 같은 회로의 명칭은?

- ㉠ counter
- ㉡ full-adder
- ㉢ XOR
- ㉣ half-adder



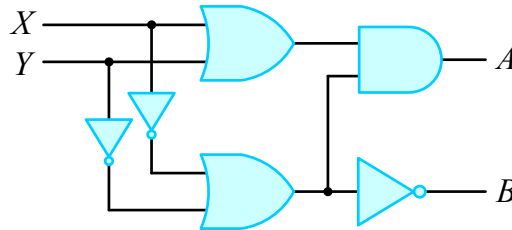
제시된 논리회로를 분석하면 입력이  $A, B$ 이고 출력이  $S$ (sum),  $C$ (carry)인 반가산기임을 알 수 있다.

$$S = \overline{(A + B)} + AB = (A + B)(\overline{A} + \overline{B}) = \overline{A}\overline{B} + \overline{A}B = A \oplus B$$

$$C = AB$$

## 16. 다음과 같은 논리회로는 어떤 기능을 수행하는가?

- ㉠ 일치회로
- ㉡ 반가산기
- ㉢ 전가산기
- ㉣ 반감산기



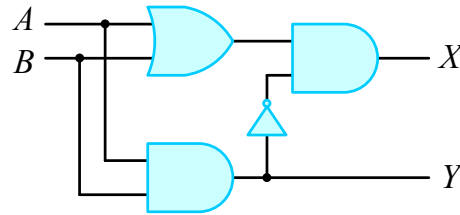
제시된 논리회로를 분석하면 입력이  $X, Y$ 이고 출력이  $A(\text{sum}), B(\text{carry})$ 인 반가산기임을 알 수 있다.

$$A = (X + Y)(\overline{X} + \overline{Y}) = X\overline{Y} + \overline{X}Y = X \oplus Y$$

$$B = (\overline{\overline{X} + \overline{Y}}) = XY$$

## 17. 다음 그림의 회로도에 해당되는 것은?

- ㉠ 반가산기
- ㉡ 전가산기
- ㉢ 반감산기
- ㉣ 전감산기



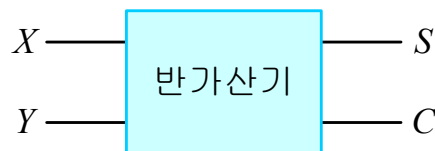
제시된 논리회로를 분석하면 입력이  $A, B$ 이고 출력이  $X(\text{sum}), Y(\text{carry})$ 인 반가산기임을 알 수 있다.

$$X = (A + B)\overline{AB} = (A + B)(\overline{A} + \overline{B}) = A\overline{B} + \overline{A}B = A \oplus B$$

$$Y = AB$$

## 18. 다음은 반가산기(half adder)의 블록도이다. 출력단자 $S$ (sum) 및 $C$ (carry)에 나타나는 논리식은 ?

- ㉠  $S = XY + \overline{X}Y, \quad C = XY$   
 ㉡  $S = XY + \overline{X}Y, \quad C = \overline{X}Y$   
 ㉢  $S = \overline{X}Y + X\overline{Y}, \quad C = XY$   
 ㉣  $S = XY + X\overline{Y}, \quad C = X\overline{Y}$



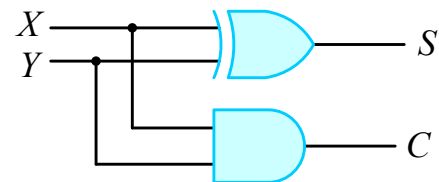
입력		출력	
$A$	$B$	$S$	$C$
0	0	0	0
0	1	1	0
1	0	1	0
1	1	0	1

반가산기 진리표

$$S = \overline{X}Y + X\overline{Y}$$

$$C = XY$$

반가산기 논리식



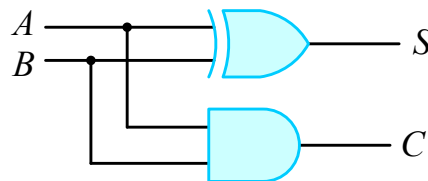
반가산기 논리회로

## 19. 입력변수 $A$ 와 $B$ 가 있을 때, 반가산기(half-adder)가 할 수 있는 기능은?

- ㉠  $A \oplus B, A+B$
- ㉡  $A+B, AB$
- ㉢  $AB, \overline{AB}$
- ㉣  $A \oplus B, AB$

입력		출력	
$A$	$B$	$S$	$C$
0	0	0	0
0	1	1	0
1	0	1	0
1	1	0	1

반가산기 진리표

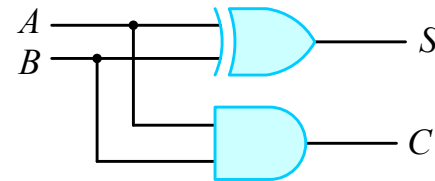


20. 한 자리수의 2진수  $A, B$ 를 입력받아서 2개의 출력  $Y_1 = \bar{A}B + A\bar{B}$ ,  $Y_2 = AB$ 를 얻어내는 회로는 무엇이라고 하는가?

- ㉠ 전감산기                      ㉡ 반감산기
- ㉢ 반가산기                    ㉣ 전가산기

21. 다음과 같은 논리회로를 설명한 내용 중 옳지 않은 것은?

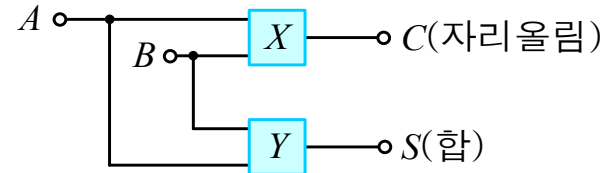
- ㉠ 반가산기를 나타내는 논리회로이다.
- ㉡  $S = AB + \bar{A} + \bar{B}$ 이다.
- ㉢  $C = AB$ 이다.
- ㉣  $S = A \oplus B$ 로 표시할 수 있다.



반가산기는  $S = \bar{A}B + A\bar{B} = A \oplus B$ ,  $C = AB$ 로 구성된다.

22. 다음은 반가산기(half adder)회로이다.  $X, Y$ 에 각각 어떤 게이트 회로가 사용되어야 하는가?

- 가  $X$ : AND  $Y$ : 배타적 OR  
 나  $X$ : 배타적 OR  $Y$ : AND  
 다  $X$ : OR  $Y$ : 배타적 OR  
 라  $X$ : 배타적 OR  $Y$ : OR



23.  $A, B$  를 입력으로 하는 반가산기의 합  $S$  에 대한 출력 논리식으로 틀린 것은?

- 가  $S = A + B$

다  $S = A \oplus B$

나  $S = (A + B)(\overline{A} + \overline{B})$

라  $S = A\overline{B} + \overline{A}B$

$$S = (A + B)(\bar{A} + \bar{B}) = A\bar{A} + A\bar{B} + \bar{A}B + B\bar{B} = A\bar{B} + \bar{A}B = A \oplus B$$



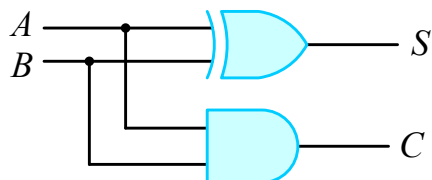
24.  $A, B$ 를 입력으로 하는 반가산기의 올림수(carry)  $C$ 에 대한 논리식으로 맞는 것은?

㉠  $C = A + B$

㉡  $C = A \cdot B$

㉢  $C = A \oplus B$

㉣  $C = \overline{A} + \overline{B}$

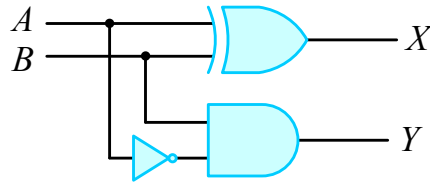


반가산기

$$S = \overline{A}B + A\overline{B} = A \oplus B, C = AB$$

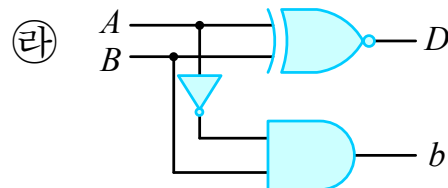
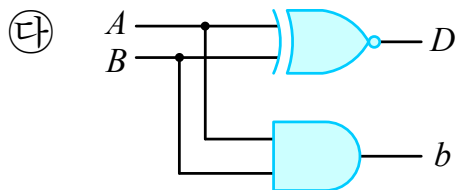
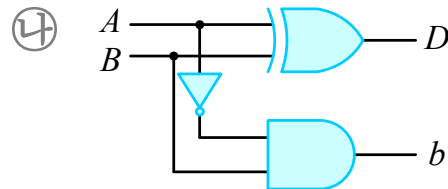
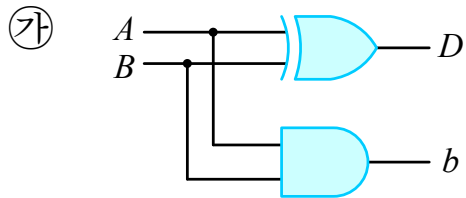
## 25. 다음과 같은 회로는?

- ㉠ 전감산기
- ㉡ 반가산기
- ㉢ 파리티 검사기
- ㉣ 반감산기



반감산기는  $X = \overline{A}B + A\overline{B} = A \oplus B$ ,  $Y = \overline{A}B$ 로 구성된다.

## 26. 반감산기의 논리회로는?



## 27. 반(半)감산기에서 차(差)를 올바르게 나타낸 것은?

㉠  $\bar{A}B + A\bar{B}$

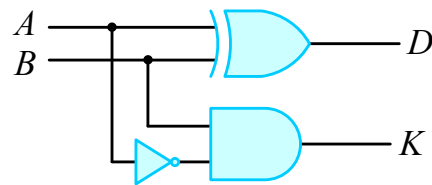
㉡  $A+B$

㉢  $\bar{A}B$

㉣  $AB$

입력		출력	
$A$	$B$	$D$	$K$
0	0	0	0
0	1	1	1
1	0	1	0
1	1	0	0

반감산기 진리표



반감산기는  $D = \bar{A}B + A\bar{B} = A \oplus B$ ,  $K = \bar{A}B$ 로 구성된다.

## 28. 반감산기 ( $A-B$ )에서 자리 내림수(borrow)를 얻기 위한 기능은?

㉠  $\overline{A}\overline{B}$

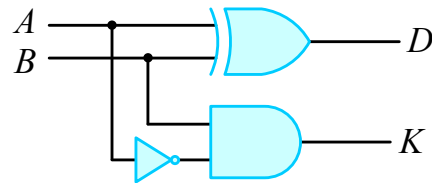
㉡  $AB$

㉢  $\overline{A}B$

㉣  $A\overline{B}$

입력		출력	
$A$	$B$	$D$	$K$
0	0	0	0
0	1	1	1
1	0	1	0
1	1	0	0

반감산기 진리표



반감산기는  $D=\overline{A}B+A\overline{B}=A\oplus B$ ,  $K=\overline{A}B$ 로 구성된다.

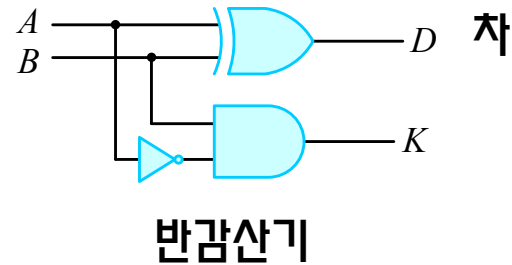
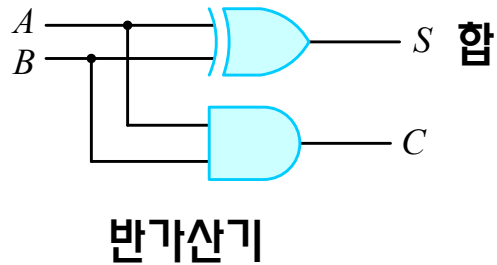
## 29. 반가산기 합 또는 반감산기 차를 얻기 위해 필요한 게이트는?

㉠ XOR 게이트

㉡ XNOR 게이트

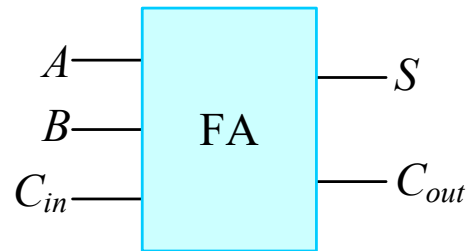
㉢ OR 게이트

㉣ AND 게이트



### 30. 전가산기 회로(full-adder)의 구성으로 옳은 것은?

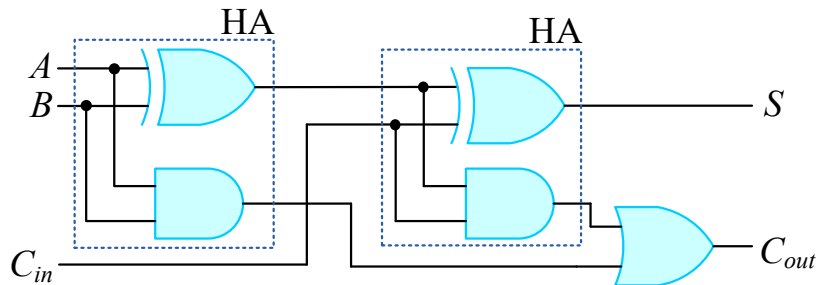
- ㉠ 입력 2개, 출력 4개로 구성
- ㉡ 입력 2개, 출력 3개로 구성
- ㉢ 입력 3개, 출력 2개로 구성
- ㉣ 입력 3개, 출력 3개로 구성



전가산기 논리기호

### 31. 전가산기(full-adder)의 구조를 올바르게 설명한 것은?

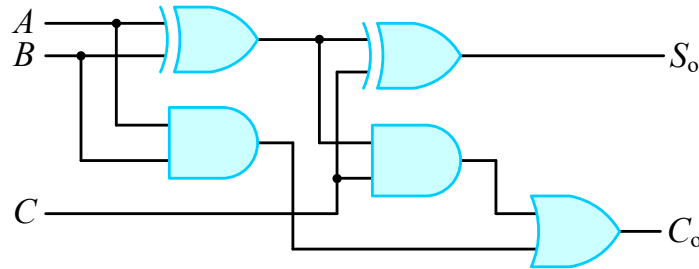
- ㉠ 1개의 반가산기와 1개의 OR 게이트로 구성
- ㉡ 1개의 반가산기와 1개의 AND 게이트로 구성
- ㉢ 2개의 반가산기와 1개의 OR 게이트로 구성
- ㉣ 2개의 반가산기와 1개의 AND 게이트로 구성



전가산기 논리회로

### 32. 다음 논리회로의 기능을 나타낸 이름 중 옳은 것은?

- ㉠ 반가산기 회로
- ㉡ 전가산기 회로
- ㉢ 반감산기 회로
- ㉣ 전감산기 회로



반가산기 2개, OR 게이트 1개로 구성되었으므로 **전가산기**이다.

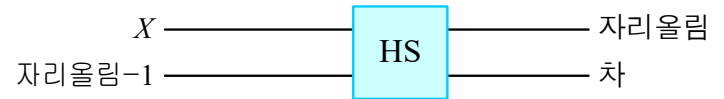


### 33. 반가산기를 이용하여 전가산기를 만드는 회로구성으로 올바르게 된 것은?

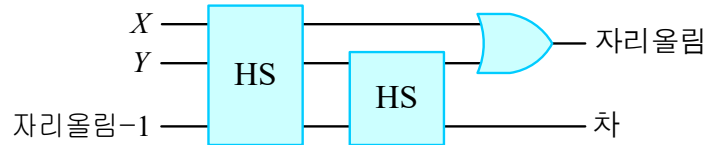
㉠



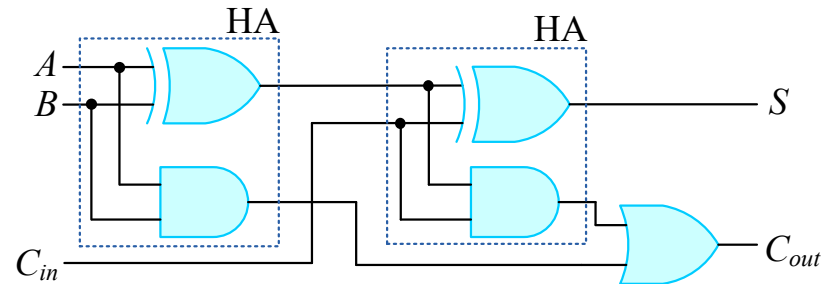
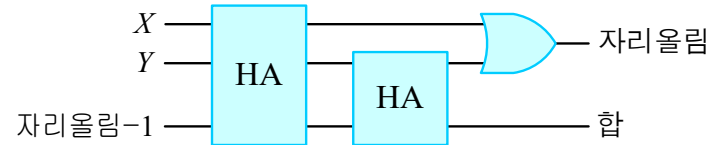
㉡



㉢



㉣



전가산기 논리회로

34. 전가산기의 회로에서 합을 구하는 논리식은? (단, 입력은  $A, B$  이고  $C_i$  는 바로 전 bit 단에서 발생된 자리올림수이다.)

㉠  $(A \oplus B)C_i$

㉡  $(A \odot B) \odot C_i$

㉢  $(A \oplus B) \odot C_i$

㉣  $(A \oplus B) \oplus C_i$

입력			출력	
$A$	$B$	$C_i$	$S$	$C_o$
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

전가산기 진리표

$$\begin{aligned}
 S &= \overline{A}\overline{B}C_i + \overline{A}B\overline{C_i} + A\overline{B}\overline{C_i} + ABC_i \\
 &= \overline{A}(\overline{B}C_i + B\overline{C_i}) + A(\overline{B}\overline{C_i} + BC_i) \\
 &= \overline{A}(B \oplus C_i) + A(\overline{B \oplus C_i}) \\
 &= A \oplus (B \oplus C_i) = (A \oplus B) \oplus C_i
 \end{aligned}$$

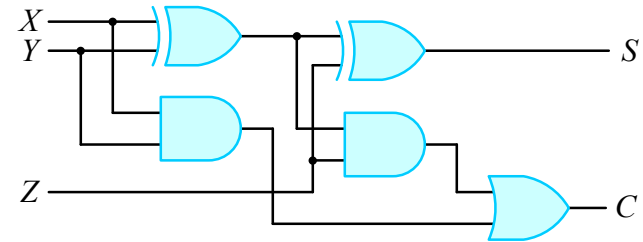
35. 다음은 2개의 반가산기와 하나의 OR 게이트에 의해 전가산기를 실현시킨 것이다. 출력  $S$ 의 함수로서 옳은 것은?

㉠  $S = \overline{X}Y\overline{Z} + X\overline{Y}\overline{Z} + XYZ + \overline{X}\overline{Y}Z$

㉡  $S = \overline{X}Y\overline{Z} + X\overline{Y}\overline{Z} + XYZ$

㉢  $S = XY\overline{Z} + X\overline{Y}\overline{Z} + XYZ + \overline{X}\overline{Y}Z$

㉣  $S = XY\overline{Z} + \overline{X}\overline{Y}\overline{Z} + \overline{X}\overline{Y}Z$



제시된 논리회로에서 출력  $S$ 에 대해 정리한다.

$$\begin{aligned} S &= (X \oplus Y) \oplus Z = (X\overline{Y} + \overline{X}Y)\overline{Z} + (\overline{X\overline{Y} + \overline{X}Y})Z \\ &= X\overline{Y}\overline{Z} + \overline{X}Y\overline{Z} + (\overline{X} + Y)(X + \overline{Y})Z \\ &= \overline{X}Y\overline{Z} + X\overline{Y}\overline{Z} + XYZ + \overline{X}\overline{Y}Z \end{aligned}$$

### 36. 전가산기의 합(S)과 캐리( $C_o$ )를 논리식으로 바르게 나타낸 것은?

㉠  $S = (A \oplus B) + C_i$      $C_o = (A \oplus B \oplus C_i + AC_i) + AB$

㉡  $S = (A \oplus B)$ ,     $C_o = (A \oplus B)C_i$

㉢  $S = (A \oplus B) + C_i$      $C_o = (A \oplus B)C_i + (A \oplus B)$

㉣  $S = (A \oplus B) \oplus C_i$ ,     $C_o = (A \oplus B)C_i + AB$

입력			출력	
A	B	$C_i$	S	$C_o$
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

전가산기 진리표

$$\begin{aligned}
 S &= (\overline{A}B + A\overline{B})\overline{C}_i + (\overline{A}\overline{B} + AB)C_i \\
 &= (A \oplus B)\overline{C}_i + (\overline{A \oplus B})C_i \\
 &= (A \oplus B) \oplus C_i \\
 &= A \oplus B \oplus C_i
 \end{aligned}$$

$$\begin{aligned}
 C_o &= \overline{A}BC_i + A\overline{B}C_i + AB\overline{C}_i + ABC_i \\
 &= C_i(\overline{A}B + A\overline{B}) + AB(\overline{C}_i + C_i) \\
 &= C_i(A \oplus B) + AB
 \end{aligned}$$

37. 전가산기(full-adder)의  $C$ (carry) 비트를 논리식으로 나타낸 것은? (단,  $x, y, z$  는 입력,  $C$  는 출력)

㉠  $C = x \oplus y \oplus z$

㉡  $C = \bar{x}y + \bar{x}z + yz$

㉢  $C = xy + (x \oplus y)z$

㉣  $C = xyz$

입력			출력	
$x$	$y$	$z$	$S$	$C$
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

전가산기 진리표

$$\begin{aligned}
 C &= \bar{x}yz + x\bar{y}z + xy\bar{z} + xyz \\
 &= (\bar{x}y + x\bar{y})z + xy(\bar{z} + z) \\
 &= (x \oplus y)z + xy
 \end{aligned}$$

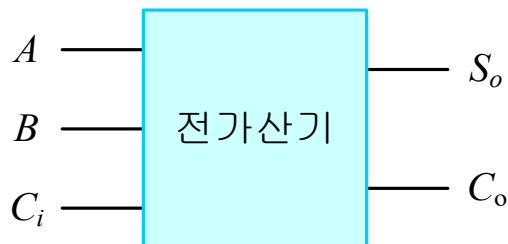
38. 다음은 전가산기이다.  $A=1, B=0, C_i=1$ 일 때 출력  $S_o, C_o$  는? (단,  $S_o$ 는 sum,  $C_o$ 는 carry이다.)

㉠  $S_o=0, C_o=0$

㉡  $S_o=1, C_o=0$

㉢  $S_o=0, C_o=1$

㉣  $S_o=1, C_o=1$



$$A+B+C_i = 1+0+1 = \textcircled{0} \dots \textcircled{1}$$

$\nearrow S_o$ 
 $\nwarrow C_o$

39. 다음은 전가산기의 진리표 일부이다.  $A, B, C, D$ 의 값은? (단,  $Z$ 는 아래 자리에서 올라오는 캐리(carry)이며, 출력 중  $C$ 는 다음 자리로 올라가는 캐리이다.)

- ㉠  $A=0, B=1, C=0, D=1$   
 ㉡  $A=1, B=1, C=1, D=0$   
 ㉢  $A=1, B=1, C=0, D=1$   
 ㉣  $A=1, B=0, C=1, D=1$

입력			출력	
$X$	$Y$	$Z$	$C$	$S$
0	1	0	0	$A$
0	1	1	$B$	0
1	1	0	1	$C$
1	1	1	1	$D$

입력			출력	
$X$	$Y$	$Z$	$C$	$S$
0	0	0	0	0
0	0	1	0	1
0	1	0	0	1
0	1	1	1	0
1	0	0	0	1
1	0	1	1	0
1	1	0	1	0
1	1	1	1	1

전가산기 진리표

## 40. 전가산기의 출력( $S$ : 합, $C_o$ : 캐리 출력)에서 $S=C_o$ 가 되기 위한 입력 $A$ , $B$ , $C_i$ (캐리 입력) 조건은?

- ㉠  $A=0, B=0, C_i=1$  또는  $A=1, B=1, C_i=1$
- ㉡  $A=0, B=0, C_i=0$  또는  $A=1, B=1, C_i=1$
- ㉢  $A=1, B=1, C_i=0$  또는  $A=1, B=1, C_i=1$
- ㉣  $A=0, B=0, C_i=0$  또는  $A=0, B=0, C_i=1$

입력			출력	
$A$	$B$	$C_i$	$S$	$C_o$
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

$S = C_o$  인 경우

전가산기 진리표



41. 전감산기의 결과는 차(difference)를 나타내는  $D$ 와 상위자리에서 빌려오는 것(borrow)을 나타내는  $B$ 가 있다.  $D$ 를 최소항의 합으로 올바르게 표현한 것은?

㉠  $D(x, y, z) = \sum m(0, 2, 4, 6)$

㉡  $D(x, y, z) = \sum m(0, 2, 4, 7)$

㉢  $D(x, y, z) = \sum m(1, 2, 4, 6)$

㉣  $D(x, y, z) = \sum m(1, 2, 4, 7)$

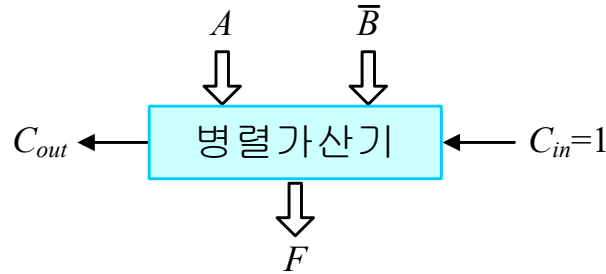
기호	$x$	$y$	$z$	$D$	$B$
$m_0$	0	0	0	0	0
$m_1$	0	0	1	1	1
$m_2$	0	1	0	1	1
$m_3$	0	1	1	0	1
$m_4$	1	0	0	1	0
$m_5$	1	0	1	0	0
$m_6$	1	1	0	0	0
$m_7$	1	1	1	1	1

$$D(x, y, z) = m_1 + m_2 + m_4 + m_7 \\ = \sum m(1, 2, 4, 7)$$

전감산기 진리표

42. 다음과 같이 병렬가산기의 입력에 데이터를 인가하였을 때 이 회로의 출력  $F$ 는 어떻게 되겠는가?

- ㉠ 가산
- ㉡  $A$ 를 전송
- ㉢  $A$ 를 1 증가
- ㉣ 감산



$$F = A + \bar{B} + C_{in} = A + \boxed{\bar{B} + 1}$$

$B$ 의 2의 보수

2의 보수를 이용한 덧셈으로서 최종적으로는 뺄셈 연산을 수행한다.

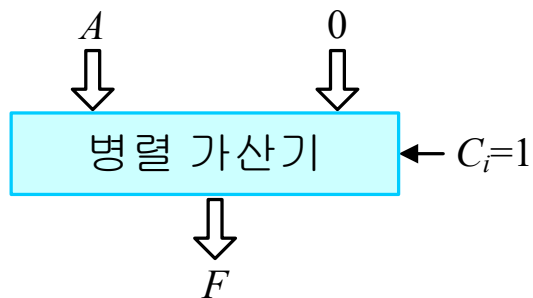
### 43. 다음 그림에서 출력 $F$ 가 갖는 논리값은?

㉠  $F = A - 1$

㉡  $F = A + 1$

㉢  $F = A$

㉣  $F = \overline{A}$



$$F = A + 0 + C_i = A + 0 + 1 = A + 1$$

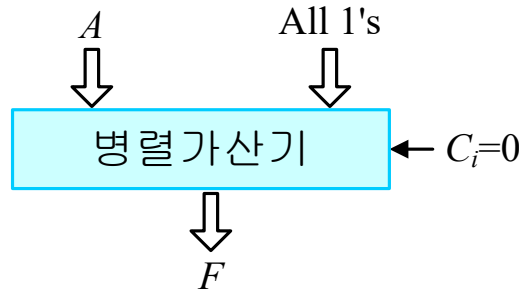
## 44. 다음과 같이 병렬가산기를 이용하는 산술연산에서 $F$ 에 출력되는 값은?

㉠  $F = A - 1$

㉡  $F = A + 1$

㉢  $F = A$

㉣  $F = \bar{A}$

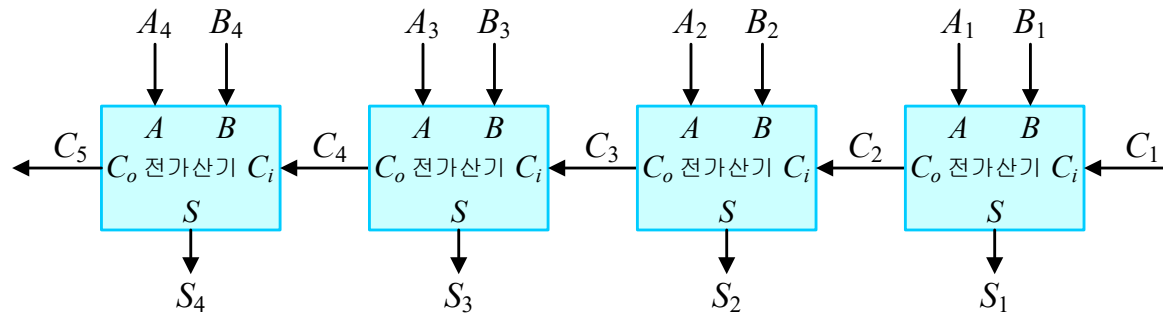


출력  $F$ 는  $F=A-1$ (decrement) 연산을 수행한다.

예를 들어,  $A=1011$ 인 경우 연산을 수행하면  $F=1010$ 가 되어  $F=A-1$ 이다.

$$\begin{array}{r} 1011 \\ - \quad 1111 \\ \hline 1 \quad 1010 \end{array}$$

## 45. 다음 그림의 회로 명칭으로 옳은 것은?



㉠ 2비트 직렬가산기

㉡ 2비트 병렬가산기

㉢ 4비트 직렬가산기

㉣ 4비트 병렬가산기

전가산기 4개를 이용한 4비트 병렬가산기이다.

## 46. 비교(compare) 동작과 같은 동작을 하는 논리 연산은?


㉠ 마스크 동작


㉡ OR

㉢ XOR 동작

㉣ AND 동작

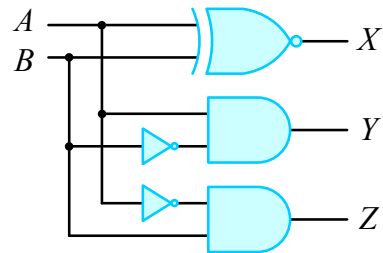
입력		출력	
A	B	$A=B$	$A \neq B$
0	0	1	0
0	1	0	1
1	0	0	1
1	1	1	0

  
 XNOR

  
 XOR

## 47. 다음 논리회로는 무엇인가?

- ㉠ 가산기
- ㉡ 디코더
- ㉢ 비교기
- ㉣ 인코더



입력		출력		
A	B	X $A=B$	Y $A<B$	Z $A>B$
0	0	1	0	0
0	1	0	1	0
1	0	0	0	1
1	1	1	0	0

1비트 비교기 진리표

$$X = A \oplus B$$

$$Y = A \bar{B}$$

$$Z = \bar{A} B$$

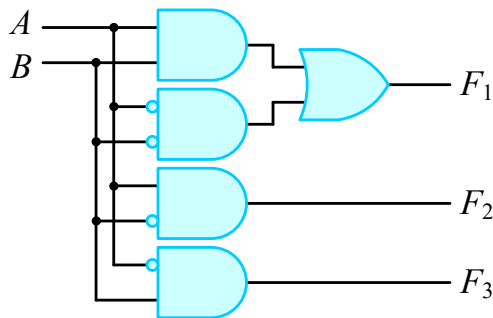
## 48. 다음 비교 회로에서 논리 $F_1$ 의 기능은?

㉠  $A = B$

㉡  $A > B$

㉢  $A < B$

㉣  $A \geq B$



제시된 논리회로를 간소화하면

$$F_1 = AB + \overline{A}\overline{B} = \overline{A \oplus B} = A \square \quad \text{이므로}$$

$F_1$ 은  $A=B$ 의 기능에 해당한다.

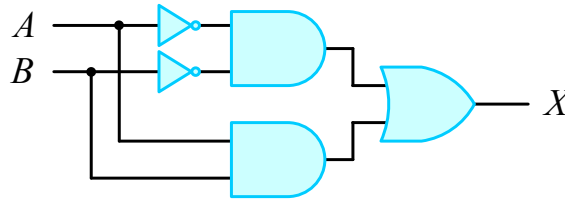
입력		출력		
A	B	$A=B$	$A<B$	$A>B$
0	0	1	0	0
0	1	0	1	0
1	0	0	0	1
1	1	1	0	0

1비트비교기 진리표



## 49. 다음 조합논리회로의 명칭은?

- ㉠ 다수결회로
- ㉡ 비교회로
- ㉢ 일치회로
- ㉣ 반일치회로



제시된 논리회로를 간소화하면

$$X = \overline{A}B + A\overline{B} = \overline{A \oplus B} = A \square \quad \text{이므로}$$

$X$ 는 비교기의  $A=B$  기능에 해당한다.

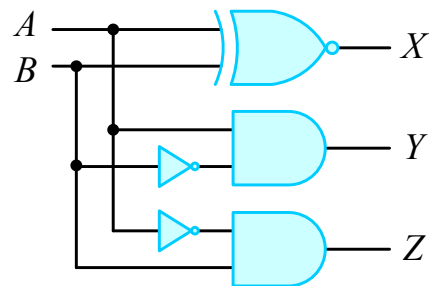
입력		출력		
A	B	$A=B$	$A<B$	$A>B$
0	0	1	0	0
0	1	0	1	0
1	0	0	0	1
1	1	1	0	0

1비트 비교기 진리표

## 50. 2진 비교기의 구성요소를 맞게 설명한 것은?

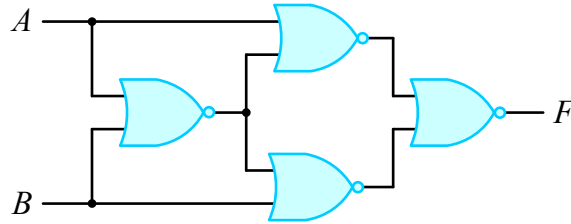
- ㉠ 인버터 2개, NOR 게이트 2개, NAND 게이트 1개
- ㉡ 인버터 2개, AND 게이트 1개, NOR 게이트 2개
- ㉢ 인버터 2개, AND 게이트 2개, XNOR 게이트 1개
- ㉣ 인버터 2개, NAND 게이트 2개, XOR 게이트 1개

$A$	$B$	$A=B$	$A>B$	$A<B$
0	0	1	0	0
0	1	0	0	1
1	0	0	1	0
1	1	1	0	0



1비트 비교기 논리회로

51. 다음 논리회로를 1bit 비교기로 사용하고자 한다. 출력  $F$ 는 다음 중 어느 경우를 나타내는가?



㉠ 사용할 수 없다.

㉡  $A > B$

㉢  $A < B$

㉣  $A = B$

제시된 논리회로를 간소화한다.

$$\begin{aligned}
 F &= \overline{\overline{A + A + B + B + A + B}} \\
 &= \overline{\overline{A + A + B} \cdot \overline{B + A + B}} \\
 &= \overline{(A + \overline{A + B})(B + \overline{A + B})} \\
 &= \overline{(A + \overline{A}\overline{B})(B + \overline{A}\overline{B})} \\
 &= \overline{AB + A\overline{A}\overline{B} + \overline{A}\overline{B}B + \overline{A}\overline{A}\overline{B}\overline{B}} \\
 &= \overline{AB + \overline{A}\overline{B}} = \overline{\overline{A \oplus B}} = A \oplus B
 \end{aligned}$$

$A=B$ 의 기능을 수행한다.

입력		출력		
A	B	$A=B$	$A < B$	$A > B$
0	0	1	0	0
0	1	0	1	0
1	0	0	0	1
1	1	1	0	0

1비트 비교기 진리표

## 52. 두 입력 $A, B$ 를 비교하여 출력( $Y$ )을 발생하는 회로의 논리식으로 옳지 않은 것은?

㉠  $Y(A > B) = A\bar{B}$

㉡  $Y(A < B) = \bar{A}B$

㉢  $Y(A = B) = \overline{A \oplus B}$

㉣  $Y(A > B) = A \oplus B$

1비트 비교기의 진리표를 작성한다.

입력 $A \ B$	출력		
	$A=B$	$A<B$	$A>B$
0 0	1	0	0
0 1	0	1	0
1 0	0	0	1
1 1	1	0	0

$$Y(A = B) = \overline{A \oplus B} = A \square$$

$$Y(A < B) = \bar{A}B$$

$$Y(A > B) = A\bar{B}$$

1비트 비교기 진리표

53. 두 입력을 비교하여  $A > B$  이면 출력이 1이고,  $A \leq B$  이면, 출력이 0 이 되는 논리회로를 설계하고자 한다. 이 조건을 만족하는 논리식은?

㉠  $\overline{A}B$

㉡  $AB$

㉢  $A + B$

㉣  $A + \overline{B}$

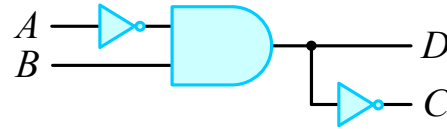
제시된 조건에 대해 진리표를 작성한다.

$A$	$B$	$F$
0	0	0
0	1	0
1	0	1
1	1	0

$$F = A\overline{B}$$

## 54. 다음 논리회로의 동작 설명 중 옳지 않은 것은?

- ㉠  $A=1, B=0$ 이면  $D=0$  이다.
- ㉡  $A=B$  이면  $D=0$  이다.
- ㉢  $C=1$  이면  $A>B$  이다.
- ㉣  $D=1$  이면  $A<B$  이다.



제시된 논리회로에 대한 진리표를 작성해서 살펴보면  $C=1$  이면  $A \geq B$  이다.

$A$	$B$	$D$	$C$
0	0	0	1
0	1	1	0
1	0	0	1
1	1	0	1

## 55. 2개의 6비트 데이터를 위한 비교기를 만들려면 몇 개의 XNOR 게이트가 필요한가?

㉠ 2개

㉡ 3개

㉢ 6개

㉣ 12개

---

1비트당 1개가 소요되므로 6비트에는 6개가 필요하다.

## 56. 비교회로에 대한 설명 중 옳지 않은 것은?

- ㉠ 2개의 입력을 비교하여 비교한 결과를 출력에 나타내는 회로이다.
- ㉡ 출력의 종류는 3가지이다.
- ㉢ 2개의 입력이 같은 값일 때 출력은 배타적 NOR(XNOR)로 표시된다.
- ㉣ 2개의 입력이 다른 값일 때 출력은 배타적 OR(XOR)로 표시된다.

입력 $A \ B$	출력		
	$A=B$	$A<B$	$A>B$
0 0	1	0	0
0 1	0	1	0
1 0	0	0	1
1 1	1	0	0

2개의 입력이 다른 경우는  $A<B$  경우와  $A>B$  경우가 있으며,  $A<B$  경우는  $\overline{A}B$ 로 표시되며,  $A>B$  경우는  $A\overline{B}$ 로 각각 표시된다.



## 57. XOR 논리회로가 응용되고 있는 것이 아닌 것은?

㉠ 가산기

㉡ 감산기

㉢ 비교기

㉣ 기억장치

메모리에는 XOR 게이트가 사용되지 않는다.

## 58. 부호화된 데이터로부터 정보를 찾아내는 조합논리회로는?

- |             |           |
|-------------|-----------|
| ㉠ flip-flop | ㉢ decoder |
| ㉡ encoder   | ㉣ adder   |

## 59. $n$ 개의 입력과 최대 $2^n$ 개의 출력으로 구성되는 조합논리회로는?

- |         |        |
|---------|--------|
| ㉠ 인코더   | ㉢ 디코더  |
| ㉡ 멀티플렉서 | ㉣ 플립플롭 |

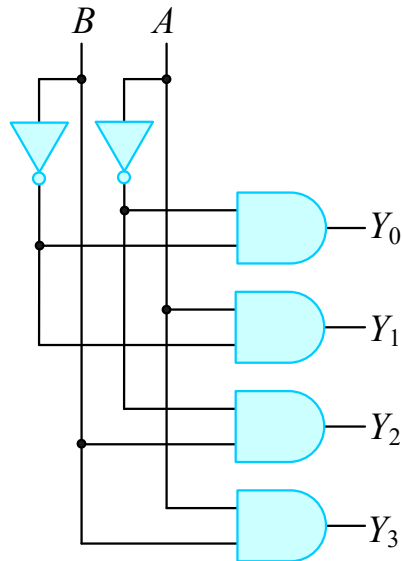
## 60. 디코더는 주로 어떤 게이트의 집합으로 구성 되는가?

㉠ NOT

㉡ XOR

㉢ OR

㉣ AND



2×4 디코더

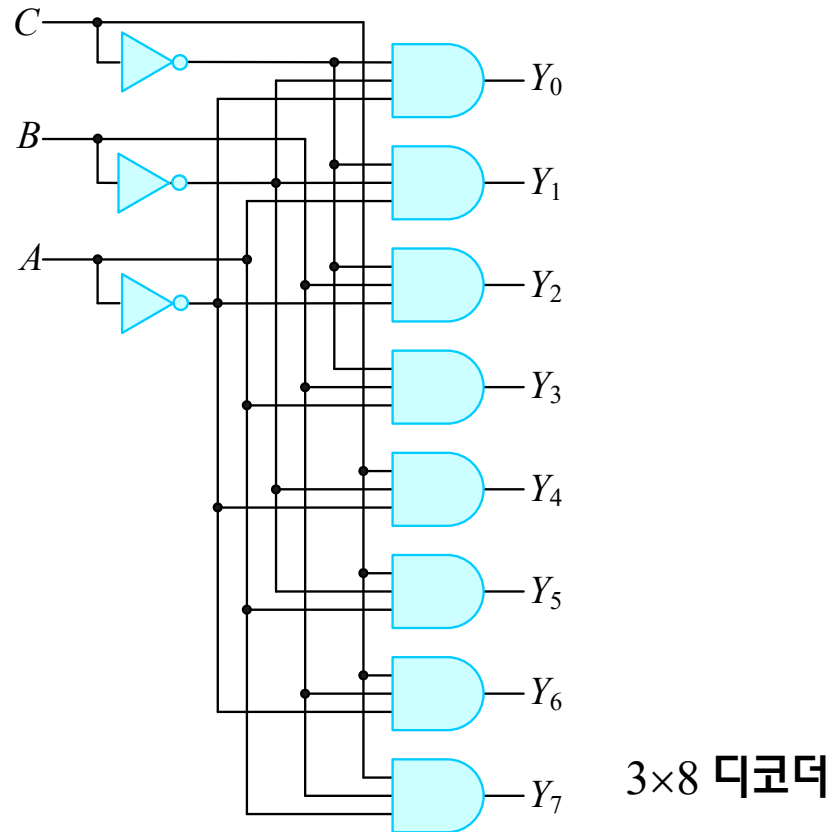
## 61. $3 \times 8$ 디코더를 설계할 때 몇 개의 AND 게이트가 필요한가?

㉠ 2개

㉡ 4개

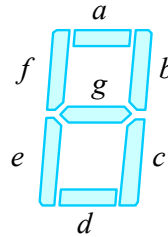
㉢ 8개

㉣ 16개

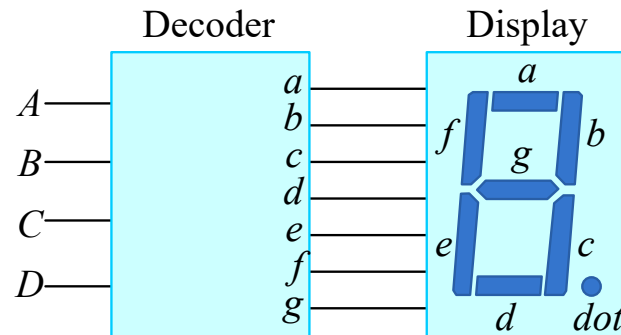


## 62. 10진 BCD 계수가 출력으로 그림과 같이 표시하려면 어떤 디코더 드라이버가 필요한가?

- ㉠ BCD - 10 segment
- ㉡ Octal - 10 segment
- ㉢ BCD - 7 segment
- ㉣ Octal - 7 segment



7-segment는 숫자를 표시하기 위하여 LED 7개를 숫자 모양으로 배열하여 하나의 소자로 구성한 소자를 의미한다. BCD를 입력받아 출력으로 7-segment를 구동한다.



### 63. 4입력 변수의 디코더는 몇 개의 출력을 하는가?

㉠  $(2 \times 4)$ 개

㉡  $(4^2 - 1)$ 개

㉢ 4개

㉣  $2^4$ 개

디코더는 입력이  $n$ 개이면 출력은  $2^n$  개

### 64. 디코더의 출력이 3개일 때 입력은 보통 몇 개인가?

㉠ 1개

㉡ 2개

㉢ 8개

㉣ 16개

디코더는 입력이 2개이면 출력은  $4(=2^2)$ 개이다.

## 65. 다음과 같은 진리표를 갖는 회로는?

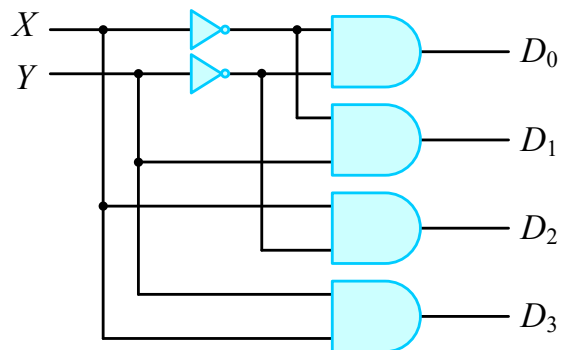
- ㉠ 인코더(encoder)
- ㉡ 디코더(decoder)
- ㉢ 멀티플렉서(multiplexer)
- ㉣ 전가산기(full-adder)

$x$ $y$	$D_0$	$D_1$	$D_2$	$D_3$
0 0	1	0	0	0
0 1	0	1	0	0
1 0	0	0	1	0
1 1	0	0	0	1

제시된 진리표는  $2 \times 4$  디코더이다.

## 66. 다음은 어떤 논리회로인가?

- ㉠ decoder
- ㉡ multiplexer
- ㉢ encoder
- ㉣ shifter



제시된 회로에 대한 진리표를 작성하면  $2 \times 4$  decoder임을 알 수 있다.

입력		출력			
$X$	$Y$	$D_3$	$D_2$	$D_1$	$D_0$
0	0	0	0	0	1
0	1	0	0	1	0
1	0	0	1	0	0
1	1	1	0	0	0

$2 \times 4$  디코더 진리표

$$D_0 = \overline{X}\overline{Y}$$

$$D_1 = \overline{X}Y$$

$$D_2 = X\overline{Y}$$

$$D_3 = XY$$



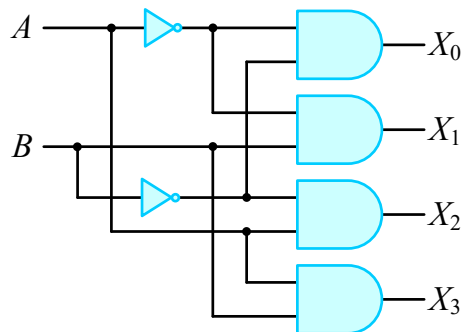
## 67. $2 \times 4$ 해독기의 논리식으로 옳지 않은 것은?

㉠  $X_0 = \overline{A}\overline{B}$

㉡  $X_1 = \overline{A}B$

㉢  $X_2 = A\overline{B}$

㉣  $X_3 = \overline{A}B$



$X_3 = AB$

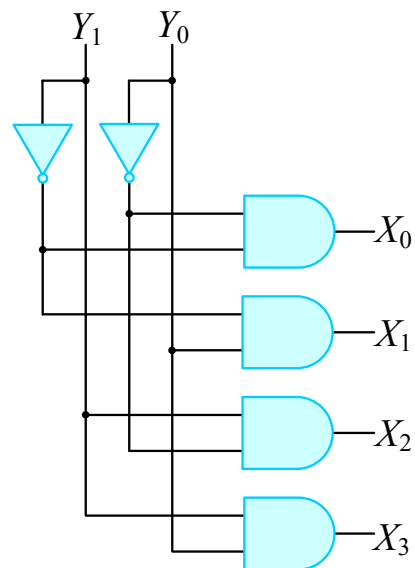
## 68. 다음 논리회로에서 $Y_0$ 에 1, $Y_1$ 에 0이 입력되었을 때 1을 출력하는 단자는?

㉠  $X_1$

㉡  $X_1$ 과  $X_2$

㉢  $X_2$

㉣  $X_2$ 와  $X_3$



$X_0 = \overline{Y_1}\overline{Y_0} = 0$

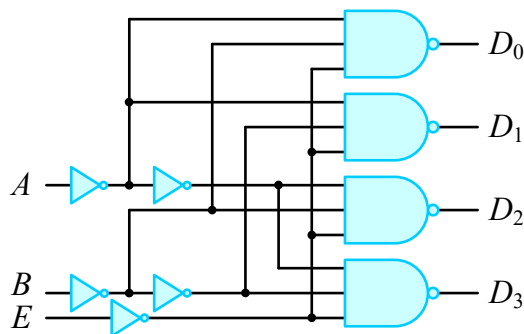
$X_1 = \overline{Y_1}Y_0 = 1$

$X_2 = Y_1\overline{Y_0} = 0$

$X_3 = Y_1Y_0 = 0$

## 69. 다음 논리회로가 나타내는 것은?

- ㉠  $3 \times 4$  멀티플렉서
- ㉡  $2 \times 4$  인코더
- ㉢  $2 \times 4$  디코더
- ㉣  $3 \times 4$  인코더



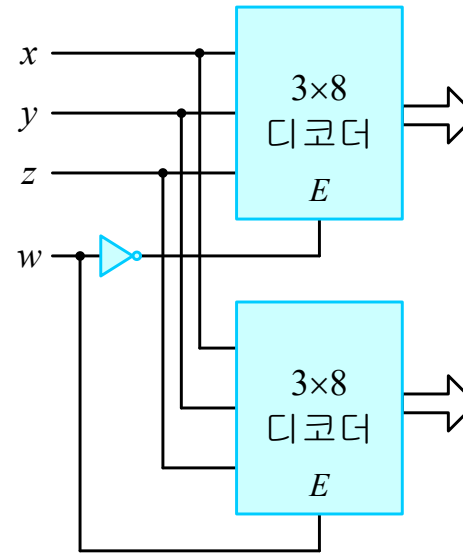
제시된 회로는 인에이블( $E$ ) 입력이 있고 NAND 게이트로 구성된  $2 \times 4$  decoder이다.

입력			출력			
$E$	$A$	$B$	$D_3$	$D_2$	$D_1$	$D_0$
1	×	×	1	1	1	1
0	0	0	1	1	1	0
0	0	1	1	1	0	1
0	1	0	1	0	1	1
0	1	1	0	1	1	1

진리표

## 70. 다음 조합논리회로의 기능은?

- ㉠  $4 \times 8$  디코더
- ㉡  $4 \times 16$  디코더
- ㉢  $3 \times 8$  디코더
- ㉣  $3 \times 16$  디코더



제시된 회로는 Enable( $E$ ) 기능이 있는  $3 \times 8$  디코더 2개를 이용한  $4 \times 16$  디코더이다.  
 $w=0$ 이면 위쪽의 디코더가 인에이블되며,  $w=1$ 이면 아래쪽의 디코더가 인에이블된다.

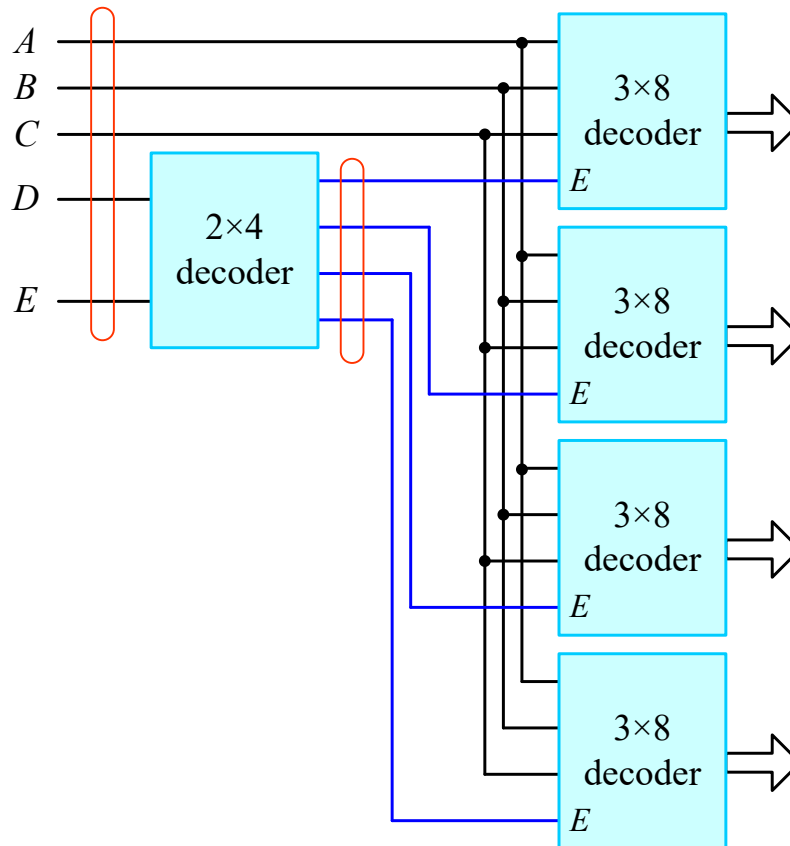
71. 4개의  $3 \times 8$  디코더(enable 입력 가정)와 1개의  $2 \times 4$  디코더를 이용하여  $5 \times 32$  디코더를 설계하고자 할 때, 필요한 입력의 개수와 enable의 수는?

㉠ 2개, 5개

㉡ 5개, 4개

㉢ 2개, 4개

㉣ 5개, 2개



입력의 개수 : 5개  
enable의 수 : 4개

## 72. 디코더(decoder)에 대한 설명으로 옳지 않은 것은?

- ㉠ 출력 중 단지 한 개만이 논리적으로 1이 되고 나머지 출력은 모두 0이 되는 회로이다.
- ㉡  $n$  개의 입력변수가 있을 때 최대  $2^n$  개의 출력을 가진다.
- ㉢  $n \times m$  디코더란 입력이  $n$  개이고 출력이  $m$  개임을 의미한다.
- ㉣ 인코더가 항상 같이 사용된다.

---

디코더와 인코더가 항상 같이 사용되지는 않는다.

### 73. 다음 중 디코더에 대한 설명으로 올바른 것은?

- ㉠  $n$ 비트의 2진 코드를 최대  $n$ 개의 서로 다른 정보로 교환하는 조합논리회로이다.
- ㉡ 디코더에 enable 단자를 가지고 있을 때 디멀티플렉서로 사용한다.
- ㉢ IC 7485는 디코더로서 기능을 사용할 수 있다.
- ㉣ 상용 IC 74138은 디코더와 멀티플렉서의 기능을 모두 사용할 수 없다.

- 
- ㉠  $n$ 비트의 2진 코드를 최대  $2^n$ 개의 서로 다른 정보로 교환하는 조합논리회로이다.
  - ㉡ IC 7485는 4비트 2진수 비교기로서 기능을 사용할 수 있다.
  - ㉢ 상용 IC 74138은 디코더와 멀티플렉서의 기능을 모두 사용할 수 있다.

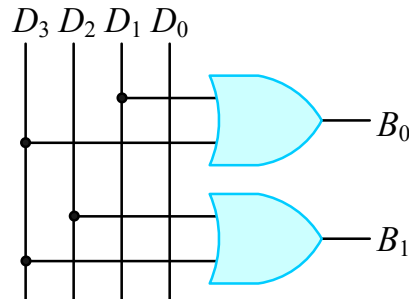
## 74. 인코더(encoder)의 설명 중 옳지 않은 것은?

- ㉠ 조합논리회로의 일종이다.
- ㉡ BCD 코드를 생성하기도 한다.
- ㉢ 키보드와 같은 입력장치에서 사용한다.
- ㉣  $n$  개의 입력선과  $2^n$  개의 출력선이 있다.

인코더는  $2^n$  개의 입력선과  $n$  개의 출력선이 있다

## 75. 인코더의 회로 구성 시 사용되는 게이트의 집합은?

- ㉠ NOT gate
- ㉡ OR gate
- ㉢ AND gate
- ㉣ NAND gate



4×2 encoder

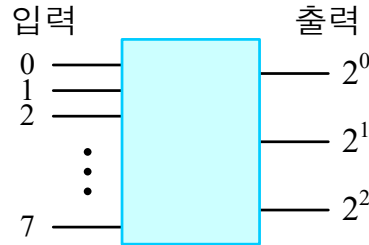
가 encoder                      나 decoder  
 다 comparator                라 detector

(가) 디코더                      (나) 인코더  
 (다) 멀티플렉서            (라) 디멀티플렉서



78. 다음과 같이  $2^3$  개(0~7)의 10진수 입력을 넣었을 때 출력이 2진수 (000~111)로 나오는 회로의 명칭은?

- ㉠ 디코더 회로
- ㉡ A/D 변환회로
- ㉢ D/A 변환회로
- ㉣ 인코더 회로



입력								출력		
$D_7$	$D_6$	$D_5$	$D_4$	$D_3$	$D_2$	$D_1$	$D_0$	$B_2$	$B_1$	$B_0$
0	0	0	0	0	0	0	1	0	0	0
0	0	0	0	0	0	1	0	0	0	1
0	0	0	0	0	1	0	0	0	1	0
0	0	0	0	1	0	0	0	0	1	1
0	0	0	1	0	0	0	0	1	0	0
0	0	1	0	0	0	0	0	1	0	1
0	1	0	0	0	0	0	0	1	1	0
1	0	0	0	0	0	0	0	1	1	1

8×3 인코더 진리표

## 79. 다음 진리표는 어떤 회로를 나타낸 것인가?

- ㉠ 금지회로
- ㉡ 비교회로
- ㉢ 다수결 회로
- ㉣ 우선순위 인코더

입력				출력		
$D_0$	$D_1$	$D_2$	$D_3$	$X$	$Y$	$Z$
0	0	0	0	×	×	0
1	0	0	0	0	0	1
×	1	0	0	0	1	1
×	×	1	0	1	0	1
×	×	×	1	1	1	1

제시된 진리표는 **우선순위 인코더**이다. 우선순위 인코더는 입력에 우선순위를 정해서 입력이 여러 개 있을 때 우선순위가 높은 입력값에 해당하는 출력신호를 만들어내는 회로이다. 예를 들어, 주어진 진리표에서  $D_3=1$ 이면 다른 입력에 관계없이 출력은  $XYZ=111$ 이 된다.

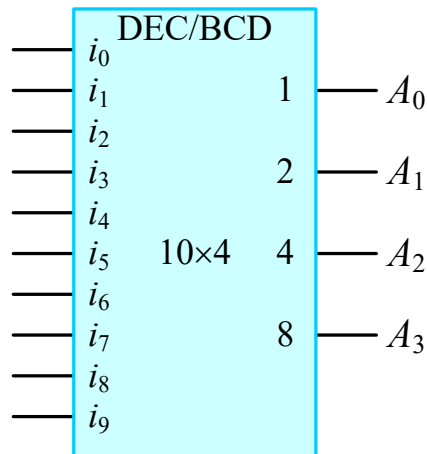
## 80. 다음 그림의 10진-BCD 인코더에서 입력변수에 대한 출력변수 값으로 옳은 것은?

㉠  $A_0 = i_2 + i_4 + i_6 + i_8$

㉡  $A_1 = i_2 + i_3 + i_4 + i_5$

㉢  $A_2 = i_4 + i_5 + i_6 + i_7$

㉣  $A_3 = i_7 + i_8$



입력										출력			
$i_9$	$i_8$	$i_7$	$i_6$	$i_5$	$i_4$	$i_3$	$i_2$	$i_1$	$i_0$	$A_3$	$A_2$	$A_1$	$A_0$
0	0	0	0	0	0	0	0	0	1	0	0	0	0
0	0	0	0	0	0	0	0	1	0	0	0	0	1
0	0	0	0	0	0	0	1	0	0	0	0	1	0
0	0	0	0	0	0	1	0	0	0	0	0	1	1
0	0	0	0	0	1	0	0	0	0	0	1	0	0
0	0	0	0	1	0	0	0	0	0	0	1	0	1
0	0	0	1	0	0	0	0	0	0	0	1	1	0
0	0	1	0	0	0	0	0	0	0	0	1	1	1
0	1	0	0	0	0	0	0	0	0	1	0	0	0
1	0	0	0	0	0	0	0	0	0	1	0	0	1

$$A_0 = i_1 + i_3 + i_5 + i_7 + i_9$$

$$A_1 = i_2 + i_3 + i_6 + i_7$$

$$A_2 = i_4 + i_5 + i_6 + i_7$$

$$A_3 = i_8 + i_9$$

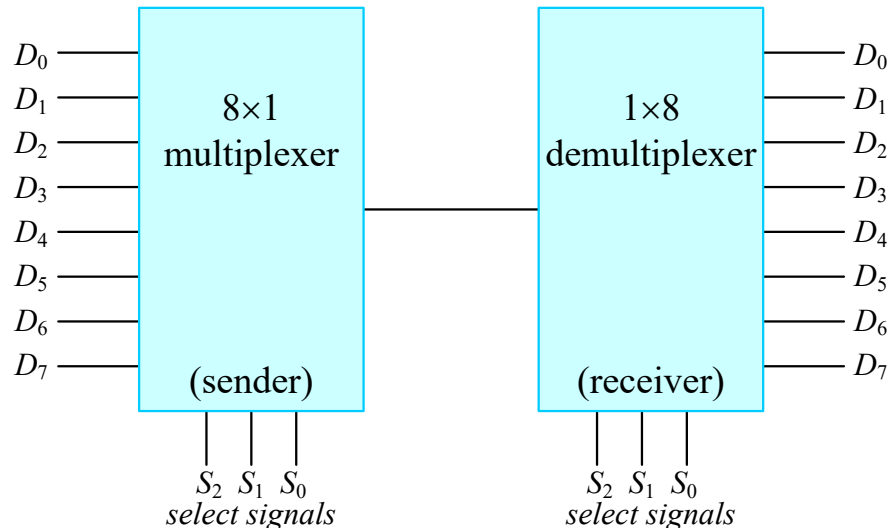
진리표

81.  $N$ 개의 입력 데이터(data) 중에서 하나를 선택하여 그 데이터를 단일 정보 채널로 전송하는 것은?

- ㉠ 인코더
- ㉡ 디코더
- ㉢ 멀티플렉서
- ㉣ 디멀티플렉서

82. 단일 채널로 복수 개의 입출력 장치를 연결할 수 있는 것은?

- ㉠ multiplexer
- ㉡ demultiplexer
- ㉢ encoder
- ㉣ decoder



### 83. 다음 중 멀티플렉서의 실현에 대한 내용으로 틀린 것은?

- ㉠ 여러 개의 데이터 입력을 적은 수의 채널로 전송한다.
  - ㉡  $n$ 개의 입력선과  $2^n$ 개의 선택선으로 구성한다.
  - ㉢ 선택선은 비트조합에 의해 입력 중 하나가 선택된다.
  - ㉣ data selector라고도 할 수 있다.
- 

㉡  $2^n$  개의 입력선과  $n$  개의 선택선으로 구성한다.

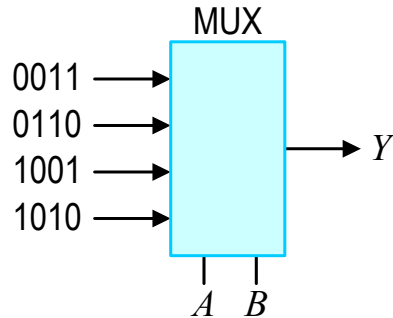
84. 다음과 같은 멀티플렉서 회로에서 제어입력  $A$ 와  $B$ 가 각각 1일 때 출력  $Y$ 의 값은?

㉠ 0011

㉡ 0110

㉢ 1001

㉣ 1010



제시된 회로를 분석하면

$AB=00$ 이면,  $Y=0011$

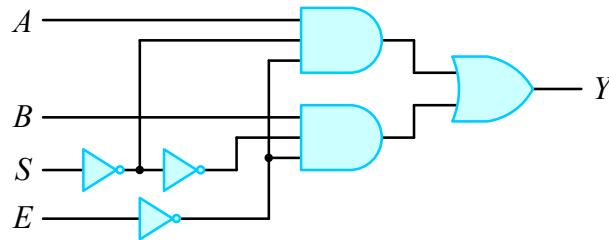
$AB=01$ 이면,  $Y=0110$

$AB=10$ 이면,  $Y=1001$

$AB=11$ 이면,  $Y=1010$

## 85. 다음 논리회로의 명칭은? (단, $E$ : enable, $S$ : select)

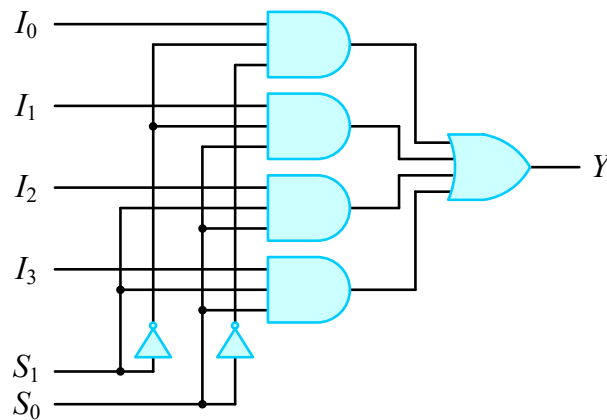
- ㉠  $2 \times 1$  디코더
- ㉡  $2 \times 1$  멀티플렉서
- ㉢  $4 \times 1$  인코더
- ㉣  $2 \times 1$  디멀티플렉서



인에이블( $E$ ) 단자가 있는  $2 \times 1$  디멀티플렉서

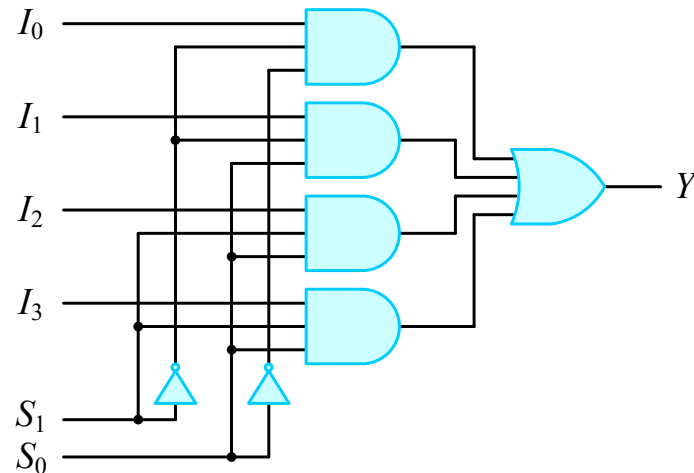
## 86. 다음 논리회로의 기능은?

- ㉠  $4 \times 1$  멀티플렉서
- ㉡  $4 \times 1$  디코더
- ㉢  $4 \times 1$  비교기
- ㉣  $4 \times 1$  인코더



## 87. 다음 중 $4 \times 1$ 멀티플렉서를 구성하기 위하여 필요한 최소 gate 수로서 옳은 것은?

- ㉠ inverter 1개 + AND gate 4개 + OR gate 1개
- ㉡ inverter 2개 + AND gate 3개 + OR gate 2개
- ㉢ inverter 1개 + AND gate 3개 + OR gate 2개
- ㉣ inverter 2개 + AND gate 4개 + OR gate 1개



$4 \times 1$  멀티플렉서 회로



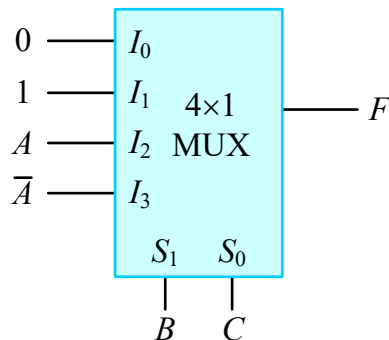
## 88. $4 \times 1$ 멀티플렉서를 이용하여 논리회로를 구현한 것으로 옳은 것은?

㉠  $F(A, B, C) = \sum m(1, 3, 4, 6)$

㉡  $F(A, B, C) = \sum m(1, 3, 5, 7)$

㉢  $F(A, B, C) = \sum m(1, 2, 4, 7)$

㉣  $F(A, B, C) = \sum m(1, 3, 5, 6)$



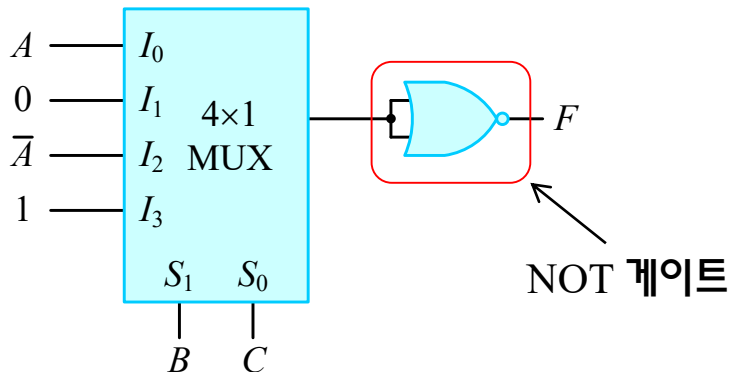
제시된 회로를 분석하면 다음과 같다.

기호	A	B	C	F
$m_0$	0	0	0	0
$m_1$	0	0	1	1
$m_2$	0	1	0	0
$m_3$	0	1	1	1
$m_4$	1	0	0	0
$m_5$	1	0	1	1
$m_6$	1	1	0	1
$m_7$	1	1	1	0

$$F(A, B, C) = \sum m(1, 3, 5, 6)$$

## 89. 멀티플렉서를 이용한 회로의 논리함수로 옳은 것은?

- ㉠  $F(A,B,C) = \sum m(1,4,5,7)$   
 ㉡  $F(A,B,C) = \sum m(2,3,4,7)$   
 ㉢  $F(A,B,C) = \sum m(1,2,3,6)$   
 ㉤  $F(A,B,C) = \sum m(0,1,5,6)$



제시된 회로를 분석하면

$B=0, C=0$ 이면  $F=\bar{A}$

$B=0, C=1$ 이면  $F=1$

$B=1, C=0$ 이면  $F=A$

$B=1, C=1$ 이면  $F=0$

기호	$A$	$B$	$C$	$F$
$m_0$	0	0	0	1
$m_1$	0	0	1	1
$m_2$	0	1	0	0
$m_3$	0	1	1	0
$m_4$	1	0	0	0
$m_5$	1	0	1	1
$m_6$	1	1	0	1
$m_7$	1	1	1	0

$$\begin{aligned}
 F(A,B,C) &= m_0 + m_1 + m_5 + m_6 \\
 &= \sum m(0,1,5,6)
 \end{aligned}$$

90. 멀티플렉서 64개의 입력을 제어하기 위해서는 몇 개의 선택선이 필요한가?

- ㉠ 4개                      ㉡ 6개                      ㉢ 16개                      ㉣ 32개

$2^n$  개의 입력을 제어하기 위해서는  $n$  개의 선택선이 필요하다.  
따라서  $64(=2^6)$  개의 입력선을 제어하기 위해서는 6개의 선택선이 필요하다.

91.  $4 \times 1$  멀티플렉서에서 선택선의 수(數)가 몇 개이면 이상적인가?

- ㉠ 1개                      ㉡ 2개                      ㉢ 3개                      ㉣ 4개

$4(=2^2)$  개의 입력을 제어하기 위해서는 2개의 선택선이 필요하다.

92.  $32 \times 1$  멀티플렉서에서 필요한 제어선의 수는 몇 개인가?

- ㉠ 2개                      ㉡ 5개                      ㉢ 8개                      ㉣ 16개

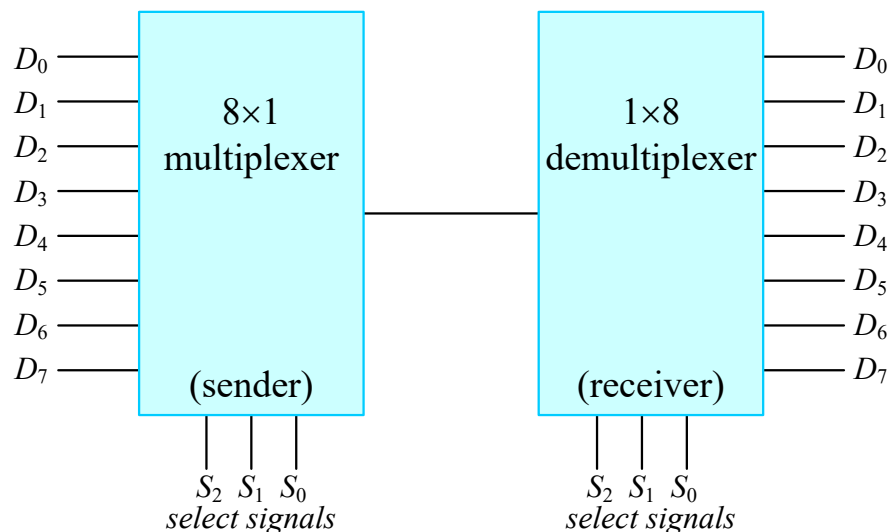
$32(=2^5)$  개의 입력을 제어하기 위해서는 5개의 선택선이 필요하다.

93. 정보를 한 선으로 받아 이 정보를  $2^n$  개의 출력선 중 어느 하나로 분배해 주는 회로를 무엇이라 하는가?

- 가 encoder                      나 decoder  
다 multiplexer                라 demultiplexer

94. 다음 중 데이터 분배회로로 사용되는 것은?

- ⓐ 인코더                      Ⓝ 멀티플렉서  
ⓓ 디멀티플렉서          Ⓦ 패리티 체크회로



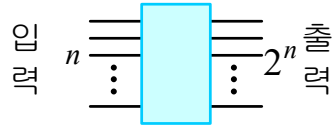
## 95. 디멀티플렉서의 설명 중 옳은 것은?

- ㉠ 정보를 여러 개의 선으로 받아서 1개의 선으로 전송하는 회로이다.
  - ㉡ 정보를 한 선으로 받아서 여러 개의 선들 중 한 개를 선택하여 정보를 전송하는 회로이다.
  - ㉢ 디코더와 한 쌍으로 동작한다.
  - ㉣ 많은 수의 정보 장치를 적은 수의 채널을 통해 전송하는 회로이다.
- 

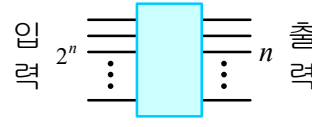
- 전송 시스템에서 디멀티플렉서는 멀티플렉서와 한 쌍으로 동작한다.
- 멀티플렉서는 많은 수의 정보 장치를 적은 수의 채널을 통해 전송하는 회로이다.

## 96. 디멀티플렉서(demultiplexer)의 특성을 나타내는 것은?

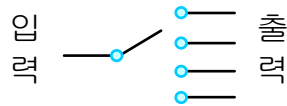
㉠



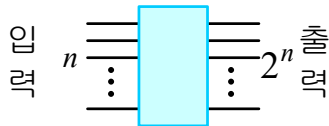
㉡



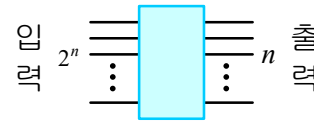
㉢



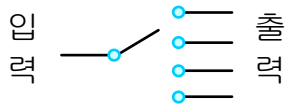
㉣



디코더



인코더



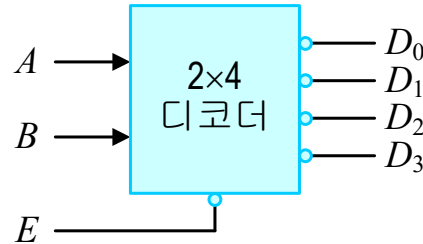
디멀티플렉서



멀티플렉서

97. 인에이블 입력을 가지고 있는 디코더는 다음의 예 중 어느 것으로 사용될 수 있는가? (단, 그림에서 입력과  $E$ (enable)를 바꾸어서 사용)

- ㉠ encoder
- ㉡ multiplexer
- ㉢ demultiplexer
- ㉣ ROM



인에이블( $E$ ) 단자를 갖는 디코더는 디멀티플렉서로도 사용할 수 있다.

98. 송신기가 ASCII 코드 1100101을 홀수 패리티를 사용하여 전송한다면 11001011을 보내게 된다. 이 때, 수신측에서의 논리적인 검사방식에 주로 사용되는 논리회로는?

㉠ AND

㉡ NOT

㉢ OR

㉣ XOR

패리티 발생기와 패리티 검사기에는 XOR 게이트가 사용된다.

99. 다음 중 패리티 비트를 검사하려면 어떤 게이트를 사용하는 것이 가장 좋은가?

㉠ AND

㉡ NAND

㉢ NOR

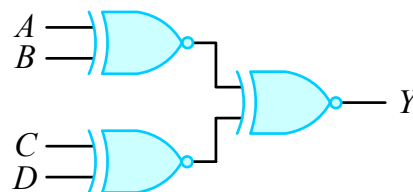
㉣ XOR

패리티 발생기와 패리티 검사기에는 XOR 게이트가 사용된다.



## 100. 다음과 같은 회로의 명칭은?

- ㉠ 4비트 가산기
- ㉡ 4비트 크기 비교기
- ㉢ 4비트 홀수 패리티 체커(checker)
- ㉣ 4비트 짝수 패리티 체커(checker)

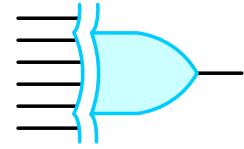


제시된 회로에서 출력  $F$ 에 대해 진리표를 작성하면 회로는 **짝수 패리티 검출기**가 된다.

$A$	$B$	$C$	$D$	$Y$	$A$	$B$	$C$	$D$	$Y$
0	0	0	0	1	1	0	0	0	0
0	0	0	1	0	1	0	0	1	1
0	0	1	0	0	1	0	1	0	1
0	0	1	1	1	1	0	1	1	0
0	1	0	0	0	1	1	0	0	1
0	1	0	1	1	1	1	0	1	0
0	1	1	0	1	1	1	1	0	0
0	1	1	1	0	1	1	1	1	1

## 101. 다음 논리회로의 기능은?

- ㉠ 6개(비트) 입력을 모두 더 하는 기능을 갖는다.
- ㉡ 6개의(비트) 입력을 모두 보수화 한다.
- ㉢ 6개의(비트) 입력이 짝수개의 1을 가질 때 출력이 1이 된다.
- ㉣ 6개의(비트) 입력이 홀수개의 1을 가질 때 출력이 1이 된다.



주어진 회로는 **짝수 패리티 발생기**이므로

6개의 입력이 짝수개의 1을 가질 때 출력이 0이 되거나

6개의 입력이 홀수개의 1을 가질 때 출력은 1이 된다.

## 102. 2입력 1출력인 XOR 게이트를 사용하여 8비트 패리티 검사를 할 때 최소로 필요한 XOR 게이트의 수는?

㉠ 9개

㉡ 8개

㉢ 7개

㉣ 6개

그림은 짝수 패리티 검사기인 경우이며, 출력  $Y=0$ 이면 에러가 발생하지 않았다고 판단하며,  $Y=1$ 이면 에러가 발생한 것으로 판단한다. 8비트 패리티 검사를 할 때 7개의 XOR 게이트가 필요하다

